Family list 1 family member for: JP2000012215 Derived from 1 application

1 EL DRIVE CIRCUIT SYSTEM Inventor: SATO YOSHIHIKO

Applicant: SHICHIZUN DENSHI KK

EC: IPC: G02F1/133; H05B33/08; G02F1/13 (+3)

Publication info: JP2000012215 A - 2000-01-14

Data supplied from the esp@cenet database - Worldwide

EL DRIVE CIRCUIT SYSTEM

 Patent number:
 JP2000012215

 Publication date:
 2000-01-14

 Inventor:
 SATO YOSHIHIKO

 Applicant:
 SHICHIZUN DENSHIKK

Applicant: SH

- international: G02F1/133; H05B33/08; G02F1/13; H05B33/02; (IPC1-

7): H05B33/08; G02F1/133

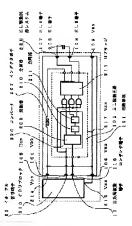
- european:

Application number: JP19980193633 19980625 Priority number(s): JP19980193633 19980625

Report a data error here

Abstract of JP2000012215

PROBLEM TO BE SOLVED: To provide constitution of EL drive circuit system lowering luminance of an EL element at night, and automatically adjusting the luminance according to the brightness even in the daytime, SOLUTION: This EL drive circuit system 300 is constituted by a converter 220. a CPU block 310 in the front step to the converter 220, and a bridge 211. The CPU block 310 is composed of a brightness sensor (311), a signal amplifier (312), an analog-todigital converter (313) and a CPU (301), on the same circuit board by an ASIC, etc. The luminance of an EL element 205 is automatically adjusted so as to accommodate itself to the environment, by introducing output frequencies corresponding to a real time clock and the brightness sensor 311 from the CPU (301) to the oscillator 209 of the converter 220.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (JP) (12) 公開特許公報 (A)

(11)特許出願公開番号 特開2000-12215 (P2000-12215A)

(43)公開日 平成12年1月14日(2000,1,14)

and any or any o						
	(51) Int.Cl.7		織別記号	F I		テーマコード(参考)
	H05B	33/08		H 0 5 B 33/08		2H093
	G02F	1/133	5 3 5	G 0 2 F 1/133	535	3 K 0 0 7
			5.5.0		5 5 0	

審査請求 未請求 請求項の数4 FD (全 6 頁)

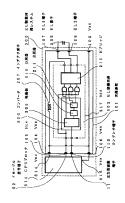
(21)出顧番号	特顧平10-193633	(71)出職人 000131430
(22)出顧日	平成10年6月25日(1998.6.25)	株式会社シチズン電子 山線県富士吉田市上幕地1丁目23番1号 (72)発明者 佐藤 信彦 山塚県富士吉田市上幕地1丁目23番1号 株式会社シチズン電子内 (74)代理人 100855280 弁理士 高宗 寛藤 ドターム(参考) 23893 NC42 NC50 NC56 NC52 ND39 ND42 38007 ASO2 AS18 CA00 CA04

(54) [発明の名称] EL駆動回路システム

(57) 【要約】

【課題】 夜間ではEL素子の輝度を落とし、昼でも明 暗に応じて輝度を自動的に調整するEL駆動回路システ ムの構成を提案する。

【解決手段】 EL駆動回路システム300を、コンバ ータ220と、コンバータ220の前段にCPUブロッ ク310と、ブリッジ211とで構成し、CPUブロッ ク310を明暗センサ311、信号増幅器312、A/ Dコンバータ313、CPU301とでASIC等で同 一の回路基板上に構成する。リアルタイムクロック及び 明暗センサ311に対応する出力周波数をCPU301 からコンバータ220の発振器209に導入してEL素 子205の輝度を環境に適応するように自動的に調整す



【特許請求の範囲】

【請求項1】 コンパータおよびEL素子を駆動する日 ブリッジで構成されるEL駆動回路システムにおいて、 的記コンパータの前段にCPUプロックを設け、該CP Uプロックを、明暗センサと、信号増幅器と、A/Dコ ンパータと、明暗センサンの出力に応じて可変となる出力 周波数を前足し駆動回路のコンパータの外面開北式を 振器に導入するCPUとで構成し、前記CPUプロック を同一回路板底上に形成したことを特徴とするEL駆動 回路システム。

【請求項2】 前起CPUプロックは、前記明略センサの出力を信号増幅してA/Dコンパータでかなくとも1 マット以上ビデジタイズし、予め前記CPUにエシコードされている出力周波数を前記A/Dコンパータの出力 に応じてデコードし、明確に応じて可変となる出力周波 数を送出することを特徴とする請求項1に記載のEL駆 動回路システム。

【請求項3】 前記C P U ブロックは、C P U から送出 されたリアルタイムクロック信号によって、予め前記C P Uにエンコードされている出力周被数を前記リアルタ イムクロック信号に応じてデコードし、リアルタイムク ロック信号に応じて可変となる出力周波数を送出するこ とを特徴とする請求項1に記載のE L 駆動回路システ

【請求項4】 前記CPUブロックのA/Dコンバータ を少なくとも1ビット以上望ましくは4ビットに構成し たことを特徴とする請求項2または求項3に記載のEL 駆動回路システム。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本築明は、車載用AV機器 や、携帯機器であるPDA、携帯電話、PHS及びペジ ・一等に用いられている液成表示装置のパックライトと なるEL (エレクトロルミネッセンス)素子を駆動する 駆動回路に関し、特に多機能を有する駆動回路システム の構成に関するものである。

[00002]

後の交流電圧での駆動が必要である。特に、車載用AV機器では200Cd/m 以上の輝度が要求されること
があり、それに伴って衛電圧の転動電圧が定めたなる。
そして、前記機器には、電池が用いられており、従って
EL素子を駆動するためにはDCーACコンバータが必
要となる。前途のEL素子を駆動するDCーACコンバークの使来例としては、高品番号SP4425(米国・Sipex社数)等の駆動に(以下駆動回路Aと終す)を挙げることができる。以下では、駆動回路Aと関連する複合機能の問題について説明する。

[0003]

【発明が解決しようとする課題】図6は、駆動回路Aを 示す構成概略図である。図7は、回路基板上に構成され る駆動回路Aの主要ブロック図である。同2において、 駆動回路Aは、主として点線で囲まれたコンバータ22 0とEL素子を駆動する駆動回路であるHブリッジ22 1とで構成されている。コンバータ220は、主として 発振器209、分周器210、211とで構成され、H ブリッジ221は主として駆動スイッチングトランジス タ(以下スイッチングトランジスタ)208、サイリス タ202、204、EL駆動バイボーラトランジスタ (以下トランジスタ) 201、203とで構成される。 直流入力電源(この場合は電池)は電源端子212(V DD) 、206 (VDD) 、217 (VSS) に接続され、向 じ電源に接続された発振器209は、発振器209の発 振周波数を適宜分周する分周器210、211と接続さ れ、分周器210、211は前記携帯機器のメインボー ド(図示せず)からの指示によってEL妻子の点灯をオ ンオフするメインスイッチ213に接続される。スイッ チングトランジスタ208のベースにはメインスイッチ 213に接続されているアンド回路214の出力端子が 接続され、スイッチングトランジスタ208の負荷とし てマグネットワイヤが巻回されて形成されたインダクタ 207が接続される。EL素子205は負荷容量とし て、サイリスタ202、204を経由してトランジスタ 201、203のコレクタに接続され、更にトランジス タ201、203のコレクタに接続されている。また、 トランジスタ201、203のベースには、メインスイ ッチ213に接続されているアンド回路215.216 の出力端子が去々接続されている。

I 0 0 0 4 I 図 6 において、今、携帯機器のイインボードからの指示でメインスイッチ2 1 3 が閉じると、発振 窓 2 0 9 の発観周波数を流在分周する分周器2 1 0、2 1 1 を経由して、アンド回路 2 1 4 の出力がスイッチングトランジスタ 2 0 8 はオンとなる。このオースに加わり、スイッチングトランジスタ 2 0 8 はオとなる。このオースになる周期は、数 1 0 k H $_2$ でありその約 9 k %のデューティで駆動されて、インダクタ 2 0 r には電路エネルギーが蓄えられる。前監周波数の残りの約 6 %のデューティで、スイッチングトランジスタ 2 0 r はオフとなる。一方で、イッチングトランジスタ 2 0 r 6 はオフとなる。一方で、

EL素子 2 0 5 の印加されている電圧の極性に応じてアンド回路 2 1 5 または 2 1 6 の出力が失々ペースに印加されてトランジスタ 2 0 1 または 2 0 3 はオンとなっており、 FL素子 2 0 5 には車柄が蓄積されて電圧が上昇し、 FL素子 2 0 5 には車柄が蓄積されて電圧が上昇し、 FL素子 3 0 0 日 上前後の駆動削波数で交互に駆動されて、電気エネルギーを変換して発光するのである。

【0005】 図7において、点線で囲んで示した FL.駅

動回路102は、図2の従来例と同様にコンバータ22 Hブリッジ221とで構成されて回路基板101上 に形成される。回路基板101の両端には、接続端子が 設けられ、例えば一端側にはVdd端子104、外部信号 を受けるHon端子105、Vss端子106、コンデンサ 端子110、111、他端側にはEL素子205に接続 されるEL1端子107、EL2端子108、Vss端子 109が配設される。コンパータ220は、発振器20 9、分周器 2 1 0、 2 1 1 とで構成され、Hブリッジ 2 2.1は、図6の従来例と同様に主として駆動スイッチン グトランジスタ (以下スイッチングトランジスタ) 2.0 8サイリスタ202、204、EL駆動バイポーラトラ ンジスタ (以下トランジスタ) 201.203とで構成 されるが、従来例との重複を避けて詳細は省略する。直 流入力電源(この場合は電池)は回路基板101のVdd 端子104、Vss端子106に接続され、そしてVdd端 子104、Vss端子106はEL駆動回路102の直流 入力電源 (この場合は電池) は電源端子 2 1 2 (VD D) 、217 (VSS) に接続され、インダクタ207が 電源端子212 (VDD) とHブリッジ221間に接続さ れ、電源に接続された発振器209は、発振器209の

【0006】図6、図7において、EL駆動回路102の発振器209には、コンデンサ103が接続されている。直流電源がVdd端子104、Vss端子106に接続され、Hon場子105にイネーブル信号が印加されると、EL奏子205は広がする。

【0007】しかしながら、文献人で開示された回路構 成のみでは、例えば夜間ではEL素子の輝度を落とすこ とや、昼でも明暗に応じて頑度を自動的に顕璧すること が要求されているが対处することができない。一方、従 来から多機能を有するEL駆動回路は発表されている。 例えば、米田・Sipex 社製の商品番号SF4415 では時料機能が小幅されている。また、米国・Sipe 水社製の商品番号SP4460では、時計用モータドラ イバが、同SP4501でほどエゾブザードライバー が、同SP4441では多能能タイマがり限されてい る。しかしながら、EL基チの機度を生活時間、明暗の 環境に合わせて、総合的に設けられた多機能というより 接合機能をイするEL駆動回路システムは整象されてい ない、本来側の目的は、前述の欠点を除去して、複合機 能を有するEL駆動回路システムを提案するものであ

[0008]

【課題を解決するための手段】課題を解決するためにな された請求項」の本発明のEL駆動回路システムは、コ ンバータおよびEL裏子を駆動する日ブリッジで構成さ れるEL駆動回路システムにおいて、前記コンバータの 前段にCPUブロックを設け、接CPUブロックを、明 暗センサと、信号増幅器と、A/Dコンバータと、明時 センサの出力に応じて可愛となる出力周衷数を前記EL 駆動回路のコンバータの外部同期式発振器に導入するC PUとで構成し、前記CPUブロックを同一回路基板上 に形成したことを特徴とする。

【0009】課題を解決するためになされた譲来項2の 本発明のEL駆動回路ンステムは、前記ロービブロック は、前記明暗センサの出力を信号増橋してA/Dコンパ 一夕で少なくとも1ビット以上にデジタイズし、予め前 記CPUにエンコードとれている出力周波数を前記A/ Dコンパータの出力に応じてデコードし、明暗に応じて 可変となる出力周波数を選出することを特徴とする。

[0010] 課題を解決するためになされた請求項3の 本発明のEL駆動回路システムは、前記CPUプロック は、CPUから送出されたリアルタイムクロック信号に よって、予め前記CPUにエンコードされている出力周 被数を前記リアルタイムクロック信号に応じてデコード し、リアルタイムクロック信号に応じて可変となる出力 周被数を送出することを特徴とする。

【0011】課題を解決するためになされた請求項4の本発明のEL駆動回路ンステムは、前記CPUブロックのA/Dコンバーグを少なくとも1ビット以上望ましく は4ビットに構成したことを特徴とする請求項2または 求項3に記載のEL駆動回路ンステム。

[0 0 1 2]

【発明の実験の形態】以下では、本発明の実験の形態を、従来例との重複を避け同一の符号を用い、図面に基づいて説明する。図 1 は、本発明のE 1 駆動回路システムの構成図である。図 2 は、本発明のC P U プロックの 基本構成図である。図 3 は、本発明のC P U プロックの国路構成図である。図 4 は、 即野センサの帰堀出力説明図である。図 5 は、他の発明のリアルタイムクロックに対応する解度説明図である。図 1、図 2 において、正報酬昭光ンチム 3 0 0 は、A S 1 C 卒で同一の回路基

板上にコンバータ220、コンバータ220の前段に設 けられたCPUブロック310、Hブリッジ211で構 成される。CPUプロック310は、明暗センサ31 1. 信号増幅器312. A/Dコンバータ313. CP U301とで構成され、Vdd314を経由してVdd端子 104に、VSS315を経由してVss端子106に接続 される。明暗センサ311の出力は、信号増幅器312 を経てA/Dコンバータ313に入力され信号増幅器3 12のアナログ出力はデジタイズされる。予めCPU3 01にエンコードされている出力周波数は、A/Dコン バータ313の出力でデコードされる。 CPU301の 出力周波数端子111はコンデンサ端子110に接続さ れ、イネーブル信号端子302はHon端子105に接続 される。本発明の発振器209は外部信号同期型であ り、前記出力周波数信号はCPU301によって供給さ れる。一般に、EL素子205の輝度は、発振器209 の発振周波数が上がると上昇することが確認されてい

【0013】図3において、CPUプロック310の本 実施例では、明晴センサ311はホトトランジスタで構 成され、その出力はエミック接電の信号増電器312に 接続され、その出力はA/Dコンバータ313に接続さ れ、A/Dコンバータ313の出力に応じてCPU30 1から出力度複数が送出される。明暗センサ311はホ トダイオードやCdS等で構成してもよい。

【0014】図3、図4において、環境の明暗によって 変化する光を明暗センサ311が受光すると出力電圧が 発生し、その出力電圧は信号増幅器312によって増幅 される。増幅された信号はアナログ量であるが、少なく とも1ビット以上4ビット程度までのA/Dコンパータ 313によってデジタイズされる。A/Dコンバータ3 13のビット数は、1ビットでは単なる1段階の明暗で あるが、もう少しきめ細かくするなら4ビットもあれば 1/16ずつ明るさを制御できる。これ以上ビット数を 大きくしても顕著な効果は余り期待できなずコストアッ プに繋がる。従って、A/Dコンバータ313のビット 数は、1以上4程度が望ましい。昼間のように外光が明 るいときには、明暗センサ311によって外光の明るさ を検出してCPU301からの出力周波数を上げてそれ と同期する発振器209の発振周波数をあがるようにし てEL素子205の輝度を上げ、また夜間のように外光 が暗いときには、センサによって外光の明るさを検出し てCPU301からの出力周波数を下げてそれと同期す る発振器209の発振周波数を下げてEL素子205の 輝度を下がるようにする。

【0015】図5において、CPU3の1のリアルタイムクロック機能によって生活時間に合わせて昼間、夜間等に必要なEL本子205の輝度を調整するように、CPUブロック31のCPU301から送出されたリアルタイムクロック信号によって、予めCPU301にエ

ンコードされている出力周波数を前記リアルタイムクロ ック信号に応じてデコードし 、リアルタイムクロック 信号に応じて可変となる出力周波数を送出する。例えば 夏であれば7時から18時間までを比較的高い間波数を 送出すれば、発振器209の発振周波数ををあげてFI 素子205の輝度を増加することができる。18時から 翌朝の7時までを低い周波数を送出すれば、発振器20 9の発振周波数を下げてEL素子205の輝度を低下す るようにできる。冬の場合は、それに見合うリアルタイ ムクロックの設定をすればよい。このように、リアルタ イムクロック機能や、環境の明暗に適応する出力周波数 の可変機能によって複合的な機能を有するEL駆動回路 システムを構成できる。なを、図5では、輝度が1段階 の差でしか表示されていないが、A/Dコンバータ31 3のビット数で多様に輝度を調整できることは明らかで ある。また、リアルタイムクロックの内容を時間軸上で 細かく分割してもよいことは明らかである。また、明暗 機能とリアルタイム機能を併用しても本発明の趣旨を妨 げるものではない。

[0016]

【発明の効果】本発明によれば、EL業子の頻度を生活 時間、明治の環境に合わせて、総合的に設けられた複合 機能を有するコスト/パフォーマンスの優れたEL駆動 回路システムがASIC等によって容易に構成でき、実 用効果は頻繁である。

【図面の簡単な説明】

【図1】本発明のEL駆動回路システムの構成図である。

【図2】本発明のCPUブロックの基本構成図である。

【図3】本発明のCPUブロックの回路構成図である。 【図4】明暗センサの増幅出力説明図である。

【図5】他の発明のリアルタイムクロックに対応する輝 度説明図である。

【図6】駆動回路Aを示す構成概略図である。

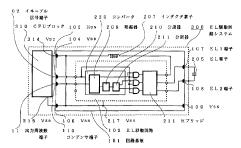
【図7】回路基板上に構成される駆動回路Aの主要ブロック図である。

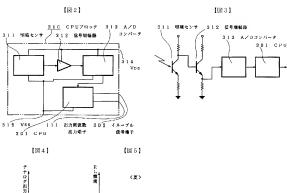
【符号の説明】

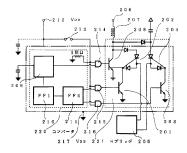
- 101 回路基板
- 102 EL駆動回路
- 103 容量変化検出コンデンサ 104、212、314 Vdd端子
- 105 Hon端子
- 106、109、217, 315 Vss端子
- 107 EL1端子 108 EL2端子
- 110 コンデンサ端子
- 111 出力周波数端子
- 205 EL素子
- 207 インダクタ素子
- 209 発振器



[3]1]







[図7]

